**Instituto Tecnológico de Costa Rica**

**Escuela de Ingeniería Electrónica**

**Curso de Laboratorio de Diseño de Sistemas Digitales**

**Primer avance del proyecto**

**Proyecto 1**

**Estudiantes**

**Luis Gerardo Leon Vega**

**Luis Orlando Merayo Gatica**

**Keylor Mena Venegas**

**Profesor**

**Dr. Ing. Alfonso Chacón**

**Semestre II 2016**

1. **Actividades de cada miembro y recursos técnicos**

|  |  |
| --- | --- |
| **Miembro** | **Tareas** |
| Keylor Mena Venegas | * Implementar los módulos relacionados con la generación de datos de prueba para desplegarlos en el monitor.   + Recursos: Xilinx ISE (IDE) y GitHub (Control de versiones) * Validar los diseños realizados como diagramas de bloques y depurarlos.   + Recursos: Comparación con los estudios del libro de Pong Chu y reuniones presenciales * Digitalizar los diseños finales en el formato Top-Down.   + Recurso: Microsoft Power Point. * Documentar los diseños y los módulos relacionados con la generación de datos de prueba.   + Recursos: Google Docs, LaTeX * Liderar las pruebas del prototipo experimental. |
| Luis Gerardo Leon Vega | * Realizar investigaciones sobre el protocolo VGA y transmitir al resto de compañeros.   + Recursos: Bibliografía recomendada y bases de datos facilitadas por el ITCR * Diseñar los diagramas de bloques del primer intento de aproximarse al diseño final.   + Recursos: Microsoft Power Point, reuniones presenciales * Encargado de actualizar la bitácora y velar por el orden de esta.   + Recurso: Google Docs * Implementar los módulos relacionados con los contadores y la generación de señales de reloj y sincronía.   + Recursos: Xilinx ISE (IDE) y GitHub (Control de versiones) * Encargado de unificar los pasos en el informe y redactarlo.   + Recurso: LaTex * Documentar los módulos relacionados con los contadores y generación de señales.   + Recursos: Google Docs, LaTeX |
| Luis Orlando Merayo Gatica | * Implementar la conexión de los módulos.   + Recursos: Xilinx ISE (IDE) y GitHub (Control de versiones) * Brindar asistencia a los compañeros en cuanto al lenguaje de descripción de hardware (HDL) Verilog.   + Recursos: Xilinx ISE (IDE), GitHub (Control de versiones), reuniones presenciales y manejo de consultas en foros y comunidades de programadores * Realizar el Testbench general del sistema y depurar la implementación en Verilog.   + Recursos: Xilinx ISE (IDE), GitHub (Control de versiones), ModelSim (Simulador) * Encargado de realizar la digitalización del diseño en RTL en modo de bloques funcionales.   + Recurso: Microsoft Power Point. * Documentar las pruebas que servirán para validar el diseño.   + Recursos: Google Docs, LaTeX. * Recolectar resultados experimentales y las simulaciones.   + Recursos: Osciloscopio, Instrumentación Virtual (ELVIS II o similar), ModelSim, Google Docs |

1. **Formas en la que se realizará el trabajo**

**2.1. Estrategias principales**

**2.1.1. Para la comunicación entre los miembros:** Se realizará a través de la aplicación para teléfonos móviles denominada Whatsapp, donde se creará un grupo privado para la conversación entre los miembros. Esto permitirá una comunicación fluida mediante la mensajería privada e instantánea, con posibilidad de compartir multimedia. Adicional a esto, se realizarán reuniones presenciales para poder exponer los avances y actualizar a los miembros del proyecto, con el fin de distribuir el conocimiento de la forma más equitativa posible.

**2.1.2. Para la bitácora:** Los miembros documentarán sus avances en la bitácora digital implementada en Google Docs. Esto permitirá poder editar el documento de forma paralela por dos miembros o más.

**2.1.3. Para el desarrollo del código:** Se empleará el Xilinx ISE, cuyos archivos estarán almacenados en una carpeta vinculada con un repositorio en GitHub (empleando el cliente para Linux y Windows). Esto permitirá hacer cambios de forma paralela para luego unificarlos mediante el control de versiones, con la posibilidad de un retorno de versión en caso de falla. Por otro lado, para las simulaciones se empleará ModelSim, para que los módulos que sean desarrollados puedan ser probados y validados.

**2.1.4. Para el manejo de las tareas:** Se empleará la herramienta Trello, donde se creará un “Board” con las tareas que se realicen y las que están pendientes por realizar. De estas formas, los miembros pueden asignarse actividades de la lista principal y participar de otras actividades para ayudar a sus compañeros en caso de tener tiempo adicional. No se fomentará el trabajo por una única persona pero se tratará de maximizar el uso del tiempo en la medida de lo posible.

**2.1.5.** **Para el manejo del proyecto (Project management)**: Se utilizará el diagrama de Gantt para planificar el proyecto en cuanto a las actividades generales y las fechas límite para realizarlas.

* 1. **Actividades por realizar (Cronograma)**

